

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-318901

(43)Date of publication of application : 08.12.1995

(51)Int.Cl.

G02F 1/133

G02F 1/136

G09G 3/36

(21)Application number : 06-116993

(71)Applicant : KYOCERA CORP

(22)Date of filing : 30.05.1994

(72)Inventor : HARA MASAHIITO

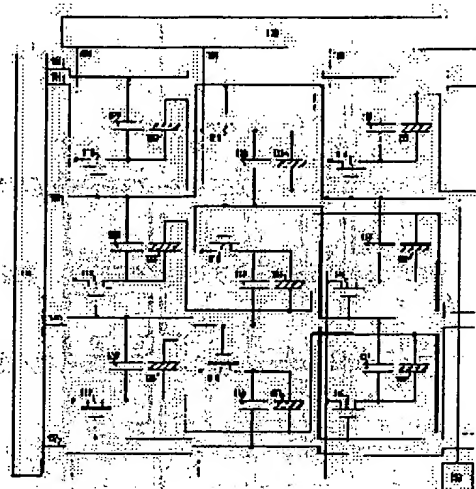
(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PURPOSE: To reduce voltage of an image signal by a capacity connection drive method and at the same time, to reduce cross-talk and a flicker by a dot inversion drive method by alternately constituting a column forming hold capacity between a pixel electrode and a gate signal line of a prestage and between the pixel electrode and the gate signal line of the poststage, and changing a correction direction at every column.

CONSTITUTION: In an active matrix liquid crystal display device enclosing liquid crystal material between an active matrix substrate constituted of plural rows of scan signal lines 103-109, plural columns of image signal lines 108-110 intersecting with the scan signal lines 103-109, thin film transistors 111-119 formed on intersected parts between the scan signal lines 103-109 and the image signal lines 108-110 and pixel electrodes 120-128 formed on the drains side of the thin film transistors 111-119 and a counter electrode substrate forming a counter electrode opposite to the pixel electrodes 120-128, additional capacitors 129, 131,... are formed between the pixel electrodes

of odd numbered columns or even numbered columns and the scan signal lines of the prestage, and the additional capacitors 130, 133,... are formed between the adjacent remaining pixel electrodes and the scan signal lines of the poststage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-318901

(43) 公開日 平成7年(1995)12月8日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0			
1/136	5 0 0			
G 0 9 G 3/36				

審査請求 未請求 請求項の数7 O L (全 9 頁)

(21) 出願番号 特願平6-116993

(22) 出願日 平成6年(1994)5月30日

(71) 出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地の22

(72) 発明者 原 将人

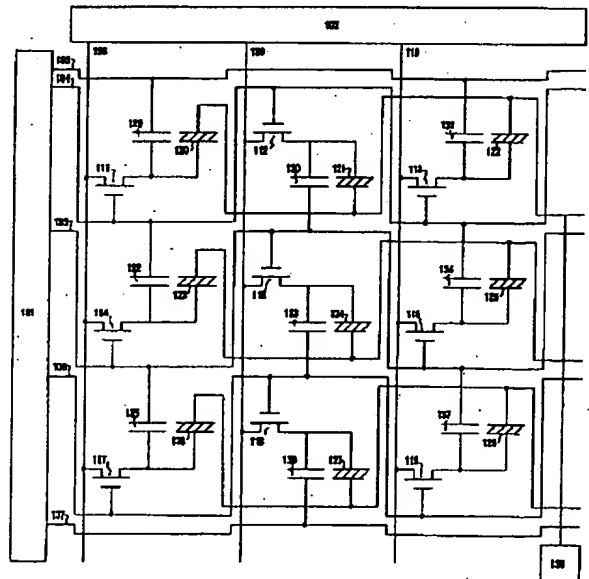
滋賀県八日市市蛇溝町長谷野1166番地の6
京セラ株式会社滋賀工場内

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置及びその駆動方法

(57) 【要約】

【構成】 複数行の走査信号線と、その走査信号線と交差する複数列の画像信号線と、前記走査信号線と前記画像信号線の交差部に形成した薄膜トランジスタと、その薄膜トランジスタのドレイン側に形成した画素電極とから構成されるアクティブマトリクス基板と、前記画素電極と対向する対向電極を形成した対向電極基板との間に液晶材料を封入したアクティブマトリクス型液晶表示装置において、奇数列または偶数列の画素電極と前段の走査信号線の間に付加容量を形成し、隣接する残りの画素電極と後段の走査信号線の間に付加容量を形成した。

【効果】 保持容量を画素電極と前段のゲート信号線との間に形成する列と、後段のゲート信号線との間に形成する列が交互に構成されているため、列毎に補正方向を変えることができ、容量結合駆動方法による画像信号の低電圧化と、ドット反転駆動方法によるクロストークやフリッカの低減を同時に実現することができる。



【特許請求の範囲】

【請求項 1】 複数行の走査信号線と、その走査信号線と交差する複数列の画像信号線と、前記走査信号線と前記画像信号線の交差部に形成した薄膜トランジスタと、その薄膜トランジスタのドレイン側に形成した画素電極とから構成されるアクティブマトリクス基板と、前記画素電極と対向する対向電極を形成した対向電極基板との間に液晶材料を封入したアクティブマトリクス型液晶表示装置において、前記画素電極のうちの奇数列または偶数列の画素電極と前記走査信号線のうちの前段の走査信号線の間に付加容量を形成し、隣接する残りの画素電極と前記走査信号線のうちの後段の走査信号線の間に付加容量を形成したことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】 前記走査信号線のうちの N (N =正の整数) 行目の画素をオン・オフする走査信号線が、奇数列または偶数列では前記画素電極のうちの N 行目の画素電極と $N+1$ 行目の画素電極の間を通り、それに隣接する残りの列では前記画素電極のうちの $N-1$ 行目の画素電極と N 行目の画素電極の間を通ることを特徴とする請求項 1 に記載のアクティブマトリクス型液晶表示装置。

【請求項 3】 1 行目の走査信号線、1 行目の画素から N 行目の走査信号線、 N 行目の画素、 $N+1$ 行目の走査信号線、 $N+1$ 行目の画素が順に並べられた i 行目の画素 ($1 \leq i \leq N$) で、前記画素電極のうちの奇数列または偶数列の画素の画素電極は i 行目の走査信号線に薄膜トランジスタを介して接続され、前記画素電極のうちの残りの画素の画素電極は $i+1$ 行目の走査信号線に薄膜トランジスタを介して接続されていることを特徴とする請求項 1 に記載のアクティブマトリクス型液晶表示装置。

【請求項 4】 前記画素電極のうちの奇数列の画素電極に画像信号を供給する奇数列用画像信号供給回路と、前記画素電極のうちの偶数列の画素電極に画像信号を供給する偶数列用画像信号供給回路を表示部の上下に振り分けて配置したことを特徴とする請求項 1 及び請求項 3 に記載のアクティブマトリクス型液晶表示装置。

【請求項 5】 奇数列用または偶数列用の画像信号供給回路に入力する画像信号を 1 水平期間遅延させて入力することを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項 6】 走査信号線に供給される走査信号の電圧レベルとして、前記薄膜トランジスタのオン・オフ制御用電圧レベル以外に、別の 2 つの電圧レベルを有し、そのうち 1 つの電圧レベルは前段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、もう 1 つの電圧レベルは後段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、フィールド毎および隣接する走査信号線毎にその電圧レベルを入れ換えることを特徴とするアクティ

ブマトリクス型液晶表示装置の駆動方法。

【請求項 7】 走査信号線に供給される走査信号の電圧レベルとして、前記薄膜トランジスタのオン・オフ制御用電圧レベル以外に、別の 2 つの電圧レベルを有し、そのうち 1 つの電圧レベルは前段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後と、後段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、フィールド毎および隣接する走査信号線毎にもう 1 つの電圧レベルと入れ換えることを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、薄膜トランジスタをスイッチング素子に用いたアクティブマトリクス型液晶表示装置およびその駆動方法に関する。

【0002】

【従来の技術】 従来のアクティブマトリクス型液晶表示装置の駆動方法について、図 7 および図 8 を用いて説明する。

【0003】 図 7 は、従来のアクティブマトリクス型液晶表示装置の構成の一例を示す図であり、図 8 は、図 7 の 1 画素当たりの等価回路を示す図である。

【0004】 図 7 および図 8 において、701 は画像信号供給回路、702 は走査信号供給回路、703 は画像信号配線、704 は走査信号配線、705 は対向電極、706 は薄膜トランジスタ、707 は画素電極、709 は対向電極 705 と画素電極 707 間の液晶材料の容量 C_{lc} 、710 は薄膜トランジスタ 706 のゲートとドレイン間の寄生容量 C_{gd} である。

【0005】 このアクティブマトリクス型液晶表示装置では、複数の画像信号配線 703 と複数の走査信号配線 704 が交差して設けられており、各交差部には画素電極 707 と、この画素電極 707 に電圧を印加する薄膜トランジスタ 706 とがマトリクス状に形成されている。走査信号 (V_s) が、走査信号供給回路 702 から走査信号配線 704 を介して薄膜トランジスタ 706 のゲートへ供給され薄膜トランジスタ 706 のオン・オフが制御される。画像信号 (V_s) が、画像信号供給回路 701 から画像信号配線 703 および薄膜トランジスタ 706 のソース・ドレインを介して画素電極 707 に供給される。この画像信号 (V_s) と対向電極 708 に供給される対向電極信号とを、対向電極 708 と画素電極 707 との間に保持された液晶材料へ印加することによって画像の表示を行うものである。

【0006】 走査信号 (V_s)、画像信号 (V_s)、および液晶材料への実効電圧 (V_e) の波形を図 9 に示す。走査信号 V_s は、走査信号供給回路 702 から薄膜トランジスタ 706 のゲートへ供給される信号であり、薄膜トランジスタ 706 がオンする電圧 V_{th} と、薄膜ト

ランジスタ 18 がオフする電圧 V_{a1} とから成る。画像信号 V_s は、画像信号供給回路 701 から画素電極 707 へ供給される信号であり、極性が 1 走査期間 (1H) 毎に反転する V_s (+) と V_s (-) で構成される。液晶材料への実効電圧 V_b は、画素電極 707 と対向電極 708 との間の液晶材料へ実際に印加される電圧である。

【0007】このように構成された液晶表示装置の動作を図 7 および図 9 に基づいて説明する。例えば、画像信号配線 703 へ正極性の画像信号電圧 V_s (+) が印加された状態で、走査信号 V_{sh} が薄膜トランジスタ 706 のゲートへ印加されると、薄膜トランジスタがオンとなり、画像信号電圧 V_s (+) が液晶材料へ印加される。次に、走査信号 V_{sh} が薄膜トランジスタ 706 のゲートに印加されると、薄膜トランジスタはオフとなり、薄膜トランジスタ 706 のゲート・ドレイン間容量 C_{gd} によって、液晶材料への印加電圧 V_b が ΔV だけ低下する。この液晶材料への印加電圧 V_b は、走査信号 V_s の次の周期まで、液晶材料自体の容量 C_{lc} によって保持される。そして、次の周期では、画像信号 V_s が反転し、 V_s (-) が画像信号配線 703 へ印加された状態で、走査信号 V_{sh} が薄膜トランジスタ 706 のゲートへ印加され、液晶材料へ V_s (-) の画像信号電圧が印加されて、次に走査信号 V_{a1} が薄膜トランジスタ 706 のゲートへ印加されると、液晶材料への印加電圧 V_b が ΔV だけ低下し、この電圧が保持される。よって、液晶材料への印加電圧 V_b は、極性が周期的に反転する。なお、走査信号 V_{sh} が、 V_{sh} から V_{a1} へ変化する際に、薄膜トランジスタ 706 のゲート・ドレイン間の寄生容量 C_{gd} によって、画素電極 707 の電位が変動し、液晶材料へ印加される電圧 V_b が変動する。この液晶材料へ印加される電圧 V_b の変動 ΔV は、下記の式で表される。

$$\Delta V = C_{gd} \cdot (V_{sh} - V_{a1}) / (C_{lc} + C_{gd})$$

この液晶材料へ印加される電圧 V_b の変動 ΔV を補正するために、対向電極 708 へ印加する電圧を、液晶材料へ印加される電圧 V_b の中心値である V_{bo} 値に予め設定して、液晶材料へ印加される電圧の正極性電圧と負極性電圧とが対称となるように調整されている。すなわち、 $V_{bo} = V_{sc} - \Delta V$ が成立するように調整する。なお、液晶材料へ印加される電圧 V_b の V_{bo} 値は、画像信号 V_s の中心値である。しかし、上記のように対向電極 708 へ印加する電圧を、液晶材料へ印加する電圧 V_b の中心値である V_{bo} 値に予め設定しても、液晶材料の誘電率異方性 (印加電圧により液晶材料の誘電率が変化する性質) により、変動 ΔV によって発生する液晶材料への実効的な直流電圧成分の印加は補償されず、このためフリッカや固定画像を表示した直後に起こる画像の焼き付きが発生するという問題があった。

【0008】また、上記駆動方法による場合、液晶を駆動させるのに必要な画像信号 V_s のレベルは、1つの階調につき正極性用と負極性用の 2 レベルが必要であり、

液晶の階調制御に必要な電圧が 5V の場合、画像信号供給回路には、最低 10V の電源が必要となり、消費電力の低減、画像信号供給回路の小型化を行う上で大きな妨げとなっている。

【0009】このような問題を解決するために、特開平 2-157815 号公報では、付加容量を介して画素電極 19 に接続された配線を別途設け、この配線へ 1 フィールド毎に電圧が逆向きに変化する変調信号を印加して、画素電極 19 の電位を変調することにより、液晶の誘電率異方性、およびゲート・ドレイン間の寄生容量による直流電圧成分の補償と、画像信号供給回路の出力振幅の低減を図った容量結合駆動方法が提案されている。

【0010】また、図 10 に示すように、変調信号用の配線を削減するために、画素電極と前段のゲート信号線の間には付加容量を形成し、変調信号を走査信号に重畳して印加する容量結合駆動方法も提案されている。

【0011】一方で、近年、液晶表示装置の大画面化に伴い、配線抵抗や対向電極抵抗が増大し、それによるクロストーク等の表示不良が深刻な問題となっている。これらの表示不良を最低限に抑える方法として、図 11 に示すような、液晶にかかる電圧の極性を画素毎に反転させるドット反転がある。

【0012】ところが、上記従来技術では、走査信号に変調信号を重畳する容量結合駆動方法とドット反転駆動方法とを両立して行うことが出来ないという問題がある。なぜならば、ドット反転駆動方法においては、隣接する列の画素電極に充電される電圧の極性が異なるため、付加容量から電圧を加えて、画素電極の電位を変調して液晶にかかる電圧を大きくする場合、列毎に異なる極性方向に変調しなくてはならないが、上記従来技術では、変調信号を供給する走査信号線が全列で同一なため、異なる極性方向への変調が列毎にできないからである。

【0013】

【課題を解決するための手段】上記問題点を解決するために、本発明に係るアクティブマトリクス型液晶表示装置では、複数行の走査信号線と、その走査信号線と交差する複数列の画像信号線と、前記走査信号線と前記画像信号線の交差部に形成した薄膜トランジスタと、その薄膜トランジスタのドレイン側に形成した画素電極とから構成されるアクティブマトリクス基板と、前記画素電極と対向する対向電極を形成した対向電極基板との間に液晶材料を封入したアクティブマトリクス型液晶表示装置において、前記画素電極のうちの奇数列または偶数列の画素電極と前記走査信号線のうちの前段の走査信号線の間には付加容量を形成し、隣接する残りの画素電極と前記走査信号線のうちの後段の走査信号線の間には付加容量を形成した。

【0014】また本発明に係るアクティブマトリクス型液晶表示装置の駆動方法では、走査信号線に供給される

走査信号の電圧レベルとして、前記薄膜トランジスタのオン・オフ制御用電圧レベル以外に、別の2つの電圧レベルを有し、そのうち1つの電圧レベルは前段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、もう1つの電圧レベルは後段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、フィールド毎および隣接する走査信号線毎にその電圧レベルを入れ換えたり、1つの電圧レベルは前段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後と、後段の走査信号線によって制御される薄膜トランジスタがオフする直前および直後に設け、フィールド毎および隣接する走査信号線毎にもう1つの電圧レベルと入れ換える。

【0015】

【作用】上記のように構成すると、付加容量を介して画素電極の電位を変調する変調信号を、前段の走査信号に重畳する画素と、後段の走査信号に重畳する画素に、列毎に変えて、それぞれ極性方向の異なる画素電極の電位の変調を行うことにより、走査信号に変調信号を重畳する容量結合駆動方法と画素毎に液晶にかかる電圧の極性を変えるドット反転駆動を同時に行う。

【0016】

【実施例】以下、本発明の実施例を添付図面に基づき詳細に説明する。

【0017】実施例1

図1は、本発明に係わるアクティブマトリクス型液晶表示装置の構成の一部を画素部分の等価回路を用いて示した図である。図1において、101は走査信号供給回路、102は画像信号供給回路、103～107は走査信号線、108～110は画像信号線、111～119は薄膜トランジスタ、120～128は画素電極、129～137は付加容量、138は対向電極信号供給回路である。本実施例において、本発明のアクティブマトリクス型液晶表示装置は、付加容量を画素電極と前段の走査信号線の間に形成する画素列と、付加容量を画素電極と後段の走査信号線の間に形成する画素列を、交互に繰り返す構成となっている。また、走査信号線の形状は、図3に示すような非直線形状となっている。図3は、本実施例の画素部分の構造を示した平面図である。図3において301は走査信号線、302は画像信号線、303は画素電極、304は薄膜トランジスタ、305は付加容量である。

【0018】上記アクティブマトリクス型液晶表示装置の動作を図1および図2を用いて説明する。図2は図1に示す走査信号線103～106に供給される走査信号の波形およびタイミングを示す図である。図2における走査信号G201～G204は、それぞれ図1において走査信号線103～106に供給されることとする。走査信号G201～G204は全て、 V_1 、 V_2 、 V_3 、 V_4 の4つのレベル（但し、 $V_1 > V_3 > V_2 > V_4$ ）

をもち、 V_1 は薄膜トランジスタ111～119をオンにするレベル、 V_2 は薄膜トランジスタ111～119をオフにするレベル、 V_3 、 V_4 は寄生容量 C_{pd} による ΔV を補正または画素電極の電位を変動させて液晶にかかる電圧を増加させるための変調信号のレベルである。すなわち、走査信号は、薄膜トランジスタ111～119をオン・オフさせる2レベルの信号に変調信号を重畳させた波形となっている。

【0019】まず、奇フィールドにおいて、二行目の走査信号線104に供給された走査信号G202が V_1 のレベルになり、一行目の薄膜トランジスタ111～113が全てオンとなり、画素電極120～122が充電される。このとき、一行目と三行目の画像信号線108、110から、正極性の画像信号を供給し、二行目の画像信号線109から負極性の画像信号を供給する。ここで、対向電極信号供給回路138から供給する対向電極信号は画像信号の振幅の中心レベルの一定電位に設定する。

【0020】つぎに、走査信号G202は V_3 のレベルに下がり、一行目の薄膜トランジスタ111～113は全てオフとなる。この時、一行目の走査信号線103に供給される走査信号G201は V_4 のレベル、三行目の走査信号線105に供給される走査信号G203は V_3 のレベルにあるようにする。そして、薄膜トランジスタ111、113が完全にオフになってから、走査信号G201は V_4 のレベルから V_2 のレベルに上昇するようにし、それによって一行目の走査信号線103と付加容量129、131を介して接続されている画素電極120、122の画素電極電位も正極性方向に上昇し、液晶にかかる電圧を正極性で増加させることができる。

【0021】また、二列目の薄膜トランジスタ112が完全にオフになってから、走査信号G203は V_3 のレベルから V_1 および V_4 のレベルを経て、 V_2 のレベルに降下し、それによって三行目の走査信号線105と付加容量130を介して接続されている画素電極121の画素電極電位も負極性方向に降下し、液晶にかかる電圧を負極性で増加させることができる。

【0022】次に、二行目の走査信号線104の後段にあたる三行目の走査信号線105では、この走査信号線105に供給された走査信号G203が V_1 のレベルになり、二行目の薄膜トランジスタ114～116が全てオンとなり、二行目の画素電極123～125への充電が行われる。このとき、一列目と三列目の画像信号線108、110からは、負極性の画像信号を供給し、二列目の画像信号線109からは正極性の画像信号を供給するようにする。

【0023】つぎに、走査信号G203は V_4 のレベルに下がり、二行目の薄膜トランジスタ114～116は全てオフとなる。この時、二行目の走査信号線104に供給される走査信号G202は V_3 のレベル、四行目の

走査信号線106に供給される走査信号G204は V_4 のレベルにあるようにする。そして、薄膜トランジスタ114、116が完全にオフになってから、走査信号G202は V_3 のレベルから V_2 のレベルに降下し、それによって二行目の走査信号線104と一列目と三列目の付加容量132、134を介して接続されている一列目と三列目の画素電極123、125の画素電極電位も負極性方向に降下し、液晶にかかる電圧を負極性で増加させることができる。

【0024】また、薄膜トランジスタ115が完全にオフになってから、走査信号G204は V_4 のレベルから V_1 および V_3 のレベルを経て、 V_2 のレベルに上昇するようにし、それによって三行目の走査信号線106と二列目の付加容量133を介して接続されている二列目の画素電極124の画素電極電位も正極性方向に上昇し、液晶にかかる電圧を正極性で増加させることができる。これが走査信号線毎に繰り返されることにより、隣接する画素どうして極性の異なる表示が行われることになる。

【0025】次に、偶フィールドにおいては、奇フィールドとは反対の極性の電圧が印加されるように、走査信号に重畳する変調信号のレベルを設定する。つまり、奇フィールドの V_3 と V_4 のレベルを入れ替えるように、変調信号を走査信号に重畳する。もちろん、画像信号の極性も奇フィールドとは、反対の極性を印加するようにする。このようにすれば、奇フィールドとは反対の極性で、全く同様の動作を行うことができる。

【0026】このように、隣接する画素で、画像信号の極性を変えて、走査信号線に重畳させる変調信号の波形を、上記のように画像信号の極性に対応した波形にすることにより、ドット反転駆動と走査信号に変調信号を重畳する容量結合駆動方法を両立して行える。

【0027】実施例2

図4は本発明に係わるアクティブマトリクス型液晶表示装置の構成の別の一例を画素部分の等価回路を用いて示した図である。図4において、401は走査信号供給回路、402は上側画像信号供給回路、403は下側画像信号供給回路、413～416は走査信号線、417～420は画像信号線、421～429は薄膜トランジスタ、404～412は画素電極、430～438は付加容量、439は1H遅延回路、440は対向電極信号供給回路である。本実施例においては、奇数列と偶数列の画素で、薄膜トランジスタをオン・オフする走査信号を供給する走査信号線が異なる構成となっている。

【0028】図6に、本実施例の画素部分の構造を平面図で示す。図6において601は走査信号線、602は画像信号線、603は画素電極、604は薄膜トランジスタ、605は付加容量である。

【0029】また、図4における上側画像信号供給回路402は奇数列の画素に画像信号を供給し、下側画像信

号供給回路403は偶数列の画素に画像信号を供給するように構成する。また、奇数列の画素は偶数列の画素より画像信号の書き込みが1水平期間(1H)遅れるので、それを補正するために上側画像信号供給回路402に入力する画像信号は1H遅延回路439によって、下側画像信号供給回路403よりも1H遅延させてから上側画像信号供給回路402に入力するように構成する。

【0030】次に、本実施例における上記アクティブマトリクス型液晶表示装置の動作を図4および図5を用いて説明する。

【0031】図5は図4に示す走査信号線413～416に供給される走査信号の波形およびタイミングを示す図である。図5における走査信号G501～504は、それぞれ図4において走査信号線413～416に供給される。走査信号は全て、 V_1 、 V_2 、 V_3 、 V_4 の4つのレベルをもち、 V_1 は薄膜トランジスタ421～429をオンにするレベル、 V_2 は薄膜トランジスタ421～429をオフにするレベル、 V_3 、 V_4 は寄生容量 C_{gs} による ΔV を補正および画素電極の電位を変動させて液晶にかかる電圧を増加させるための変調信号のレベルである。すなわち、走査信号は薄膜トランジスタ421～429をオン・オフさせる2レベルの信号に変調信号を重畳させた波形となっている。

【0032】説明の便宜上、奇数列と偶数列の画素を分けて説明する。

【0033】まず奇フィールドにおいて、奇数列の画素、つまりここでは図4の画像信号供給回路402で駆動される画素において、二行目の走査信号線414から走査信号G502が供給される時、図5において、G502が V_1 のレベルになったとき一行目と三行目の薄膜トランジスタ421、423はオンとなり、画像信号供給回路402から一列目と三列目の画像信号線417、418を介して画像信号が供給される。このとき供給される画像信号の極性を正極性とする。但し、奇数列と偶数列で同時に書き込む画素の行が違うので、奇数列を駆動する画像信号供給回路402は偶数列を駆動する画像信号供給回路403より1H期間遅れた画像信号をサンプリングし画像信号線に供給するようにする。

【0034】次に、走査信号G502が V_3 のレベルになったとき一列目と三列目の薄膜トランジスタ421、423はオフとなりそのとき V_4 のレベルにある走査信号G501が V_2 のレベルに上昇する際、一列目と三列目の付加容量430、432を介して画素電極404、406の電位は正極性方向の変調を受ける。これにより、画素電極404、406と対向電極に挟まれる液晶の印加電圧を増加させることができる。

【0035】次に、同じく奇数列の画素において、三行目の走査信号線415から走査信号G503が供給される時、図5において、G503が V_1 のレベルになったとき一列目と三列目の薄膜トランジスタ424、426

はオンとなり、画像信号供給回路402から一列目と三列目の画像信号線417、418を介して画像信号が供給される。このとき供給される画像信号の極性を前段の画素の極性と反対の負極性になるようにする。

【0036】次に、走査信号G503が V_4 のレベルになったとき一列目と三列目の薄膜トランジスタ424、426はオフとなりそのとき V_3 のレベルにある走査信号G502が V_2 のレベルに降下する際、一列目と三列目の付加容量433、435を介して画素電極407、409の電位は負極性方向の変調を受ける。これにより、画素電極407、409と対向電極に挟まれる液晶の印加電圧を前段の画素とは極性を変えて増加させることができる。

【0037】次に、偶数列の画素、つまりここでは図4の画像信号供給回路403で駆動される画素において、一行目の走査信号線413から走査信号G501が供給される時、図5において、G501が V_1 のレベルになったとき薄膜トランジスタ422はオンとなり、画像信号供給回路403から三行目の画像信号線419を介して画像信号が画素電極405に供給される。このとき供給される画像信号の極性を隣接する列の画素の極性と反対の極性、つまりここでは隣接する列の画素電極404、406に供給される画像信号が正極性なので、負極性とする。

【0038】次に、走査信号G501が V_4 のレベルになったとき薄膜トランジスタ422はオフとなりそのとき V_3 のレベルにある走査信号G502が V_2 のレベルに降下する際、付加容量431を介して画素電極405の電位は負極性方向の変調を受ける。これにより、画素電極405と対向電極に挟まれる液晶の印加電圧を増加させることができる。

【0039】続いて、同じく偶数列の画素において、二行目の走査信号線414から走査信号G502が供給される時、図5において、G502が V_1 のレベルになったとき薄膜トランジスタ425はオンとなり、画像信号供給回路403から画像信号線419を介して画像信号が画素電極408に供給される。このとき供給される画像信号の極性を隣接する列の画素の極性と反対の極性、つまりここでは隣接する列の画素電極407、409に供給される画像信号が負極性なので、正極性とする。

【0040】次に、走査信号G502が V_3 のレベルになったとき薄膜トランジスタ425はオフとなりそのとき V_4 のレベルにある走査信号G503が V_2 のレベルに上昇する際、付加容量434を介して画素電極408の電位は正極性方向の変調を受ける。これにより、画素電極408と対向電極に挟まれる液晶の印加電圧を増加させることができる。

【0041】次に、偶フィールドにおいては、奇フィールドとは反対の極性の電圧が印加されるように、走査信

号に重畳する変調信号のレベルを設定する。つまり、奇フィールドの V_3 と V_4 のレベルを入れ替えるように、変調信号を走査信号に重畳する。もちろん、画像信号の極性も奇フィールドとは、反対の極性を印加するようにする。このようにすれば、奇フィールドとは反対の極性で、全く同様の効果を得ることが出来る。

【0042】

【発明の効果】以上のように、本発明によれば、保持容量を画素電極と前段のゲート信号線との間に形成する列と、後段のゲート信号線との間に形成する列が交互に構成されているため、列毎に補正方向を変えることができ、容量結合駆動方法による画像信号の低電圧化と、ドット反転駆動方法によるクロストークやフリッカの低減を同時に実現することができる。

【図面の簡単な説明】

【図1】本発明に係わるアクティブマトリクス型液晶表示装置の実施例1の構成の一部を画素部分の等価回路を用いて示した図である。

【図2】本発明の実施例1の走査信号の波形およびタイミングを示す図である。

【図3】本発明の実施例1の画素部分の構造を示した平面図である。

【図4】本発明に係わるアクティブマトリクス型液晶表示装置の実施例2の構成の一部を画素部分の等価回路を用いて示した図である。

【図5】本発明の実施例2の走査信号の波形およびタイミングを示す図である。

【図6】本発明の実施例2の画素部分の構造を示した平面図である。

【図7】従来のアクティブマトリクス型液晶表示装置の構成の一例を示す図である。

【図8】従来のアクティブマトリクス型液晶表示装置の1画素当たりの等価回路を示す図である。

【図9】従来のアクティブマトリクス型表示装置の走査信号、画像信号、および液晶材料への実効電圧の波形を示す図である。

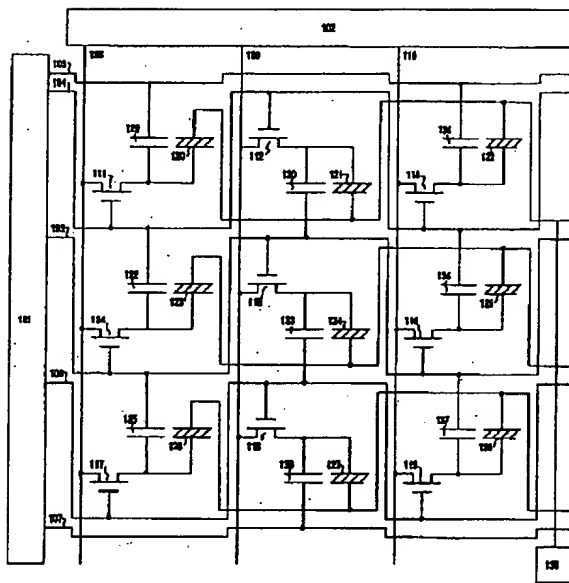
【図10】従来のアクティブマトリクス型液晶表示装置で、画素電極と前段のゲート信号線の間に付加容量を形成した容量結合駆動方法の構成の一部を画素部分の等価回路を用いて示した図である。

【図11】ドット反転駆動時の液晶にかかる電圧を模式的に表した図である。

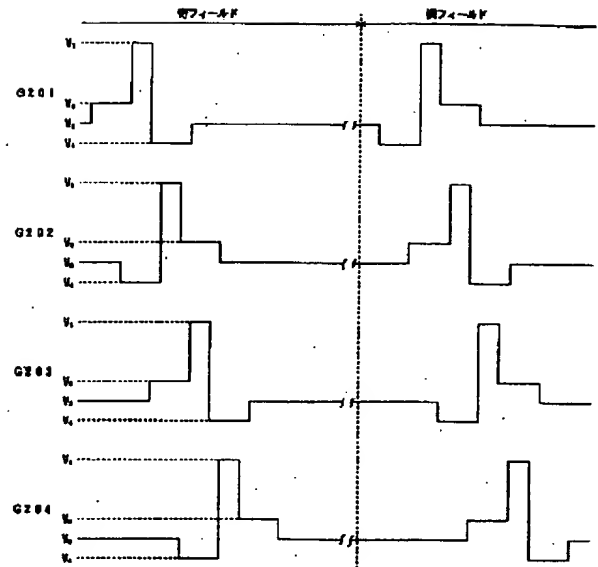
【符号の説明】

101・・・走査信号供給回路、102・・・画像信号供給回路、103～107・・・走査信号線、108～110・・・画像信号線、111～119・・・薄膜トランジスタ、120～128・・・画素電極、129～137・・・付加容量、138・・・対向電極信号供給回路

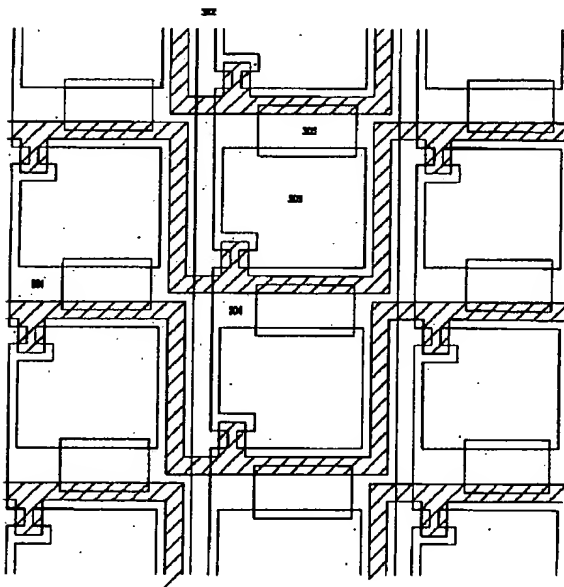
【図1】



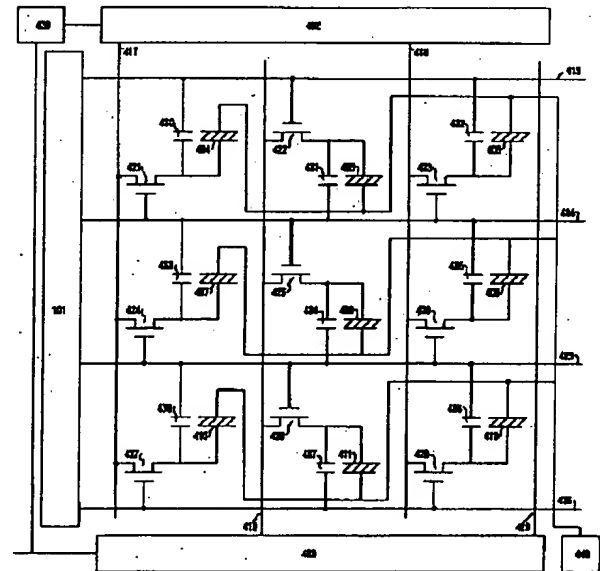
【図2】



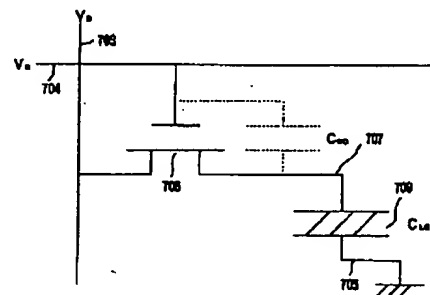
【図3】



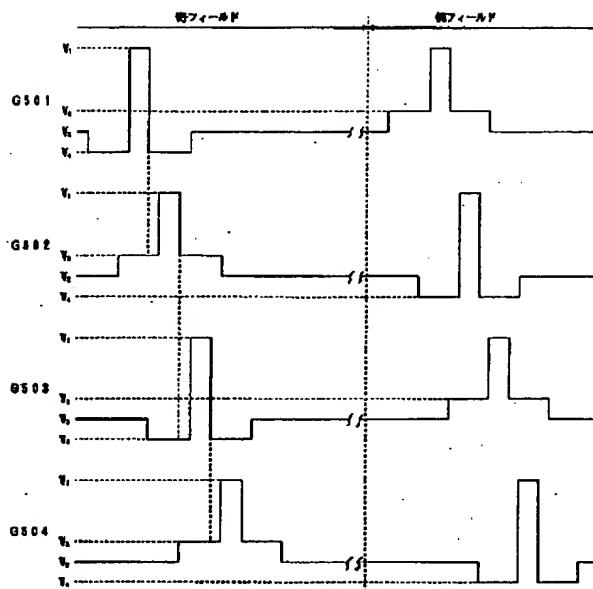
【図4】



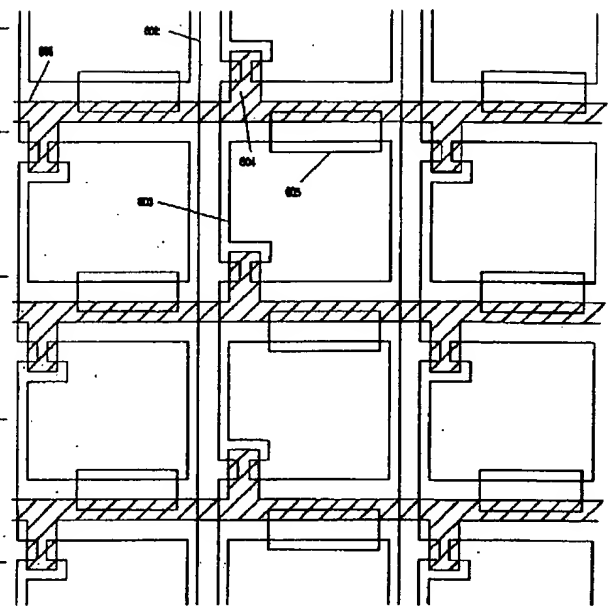
【図8】



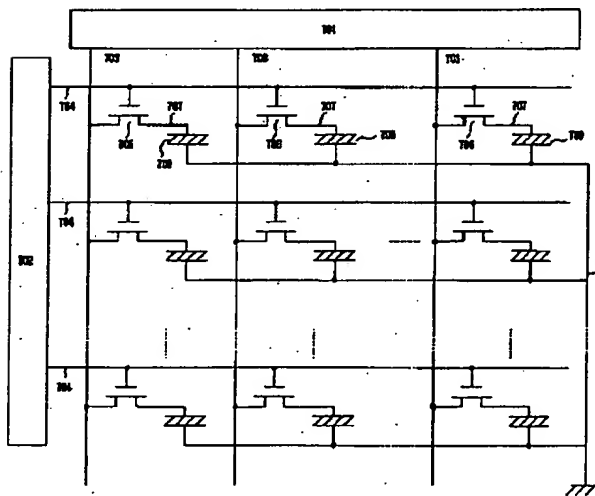
【図5】



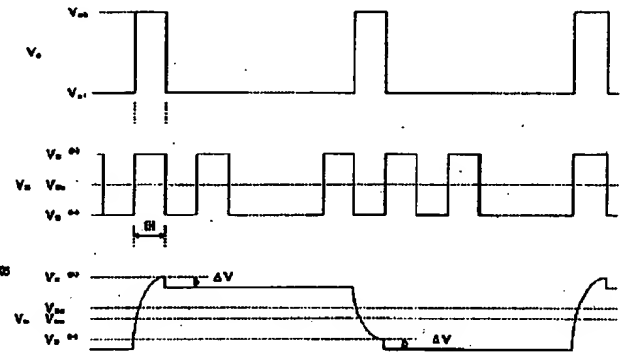
【図6】



【図7】



【図9】



【図11】

正	正	正	正
正	正	正	正
正	正	正	正
正	正	正	正

